

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-068280

(43)Date of publication of application : 03.03.2000

(51)Int.Cl.

H01L 21/322

H01L 21/66

(21)Application number : 10-236662

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 24.08.1998

(72)Inventor : SADAMITSU SHINSUKE

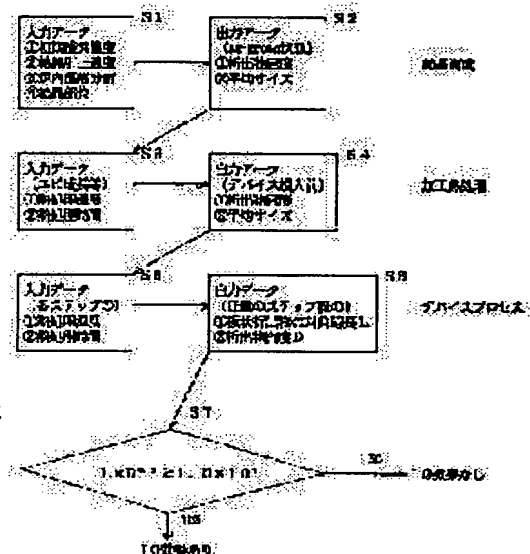
SUEOKA KOJI

## (54) EVALUATION METHOD FOR IG CAPABILITY OF SEMICONDUCTOR SILICON SUBSTRATE, SEMICONDUCTOR SILICON SUBSTRATE AND MANUFACTURE THEREOF

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a timesaving and low-cost method of evaluating actual intrinsic gettering capability by finding whether the relation between the diagonal length and the density of oxygen deposition satisfies a specific relation or not.

**SOLUTION:** As an evaluation method for intrinsic gettering(IG) capability of a semiconductor silicon substrate, diagonal length L (nm) and density D (counts/cm<sup>3</sup>) of oxygen deposition are obtained by inputting a set of heat treatment conditions to a computer simulation which is based on Fokker-Planck equations, and judgement is made whether the relation  $L \times D^{0.6} \geq 1.0 \times 10^7$  holds or not. The method of preparing a semiconductor substrate is to find out experimentally a set of heat treatment conditions that yields favorable gettering capability, and to obtain from the set of heat treatment conditions a proper range of the size and the density of the oxygen precipitates that yields favorable gettering capability by the computer simulation.



## LEGAL STATUS

[Date of request for examination]

08.05.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3279527

[Date of registration]

22.02.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-68280

(P2000-68280A)

(43) 公開日 平成12年3月3日 (2000.3.3)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 21/322		H 0 1 L 21/322	Y 4 M 1 0 6
21/66		21/66	N
			Z

審査請求 未請求 請求項の数10 O L (全 8 頁)

(21) 出願番号 特願平10-236662

(22) 出願日 平成10年8月24日 (1998.8.24)

(71) 出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72) 発明者 定光 信介

佐賀県杵島郡江北町大字上小田2201番地

住友シチックス株式会社内

(72) 発明者 末岡 浩治

大阪府大阪市中央区北浜4丁目5番33号

住友金属工業株式会社内

(74) 代理人 100096080

弁理士 井内 龍二

Fターム(参考) 4M106 AA01 BA10 BA20 CA53 CB19

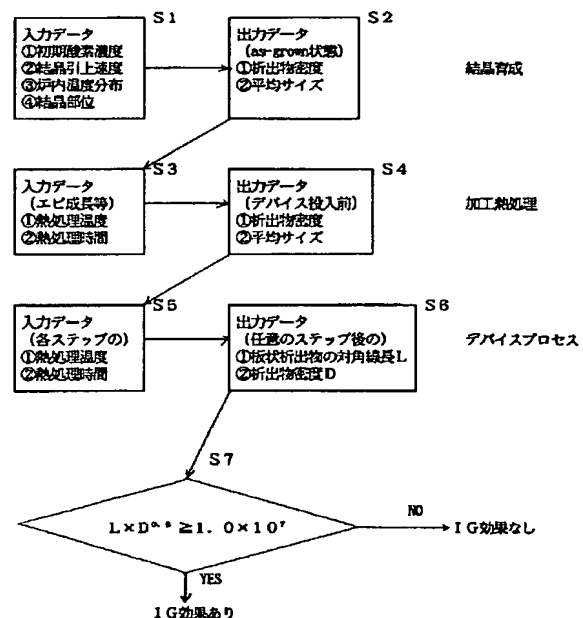
CB20 DJ20 DJ38

(54) 【発明の名称】 半導体シリコン基板における I G 能の評価方法、半導体シリコン基板及びその製造方法

#### (57) 【要約】

【課題】 従来の半導体シリコン基板における I G 能の評価方法では、実際にデバイスプロセスを行う必要があったり、酸化膜耐圧評価用の MOS デバイスの作製等、多大な時間、工数、費用を要するものであった。

【解決手段】 実験的に I G 能が良好となる酸素析出物のサイズと密度との適性範囲を求めておき、この適性範囲内に酸素析出物のサイズと密度が収まるように I G 能付与のための熱処理を、フォッカー・プランク方程式を用いて計算したシミュレーションに基づいて行う。



【特許請求の範囲】

【請求項1】 酸素析出物の対角線長を $L$  (nm) とし、密度を $D$  (個/ $\text{cm}^3$ ) とした場合、

$$L \times D^{0.6} \geq 1.0 \times 10^7$$

の関係が成立するか否かによりイントリンシックゲッタリング (IG) 能を評価することを特徴とする半導体シリコン基板におけるIG能の評価方法。

【請求項2】 前記酸素析出物の対角線長 $L$  (nm) と密度 $D$  (個/ $\text{cm}^3$ ) とを、熱処理条件を入力してフォッカー-プランク方程式を用いた計算機シミュレーションから求め、その上で前記関係が成立するか否かの判断を行うことを特徴とする請求項1記載の半導体シリコン基板におけるIG能の評価方法。

【請求項3】 熱処理条件を入力することにより、計算機シミュレーションから求めた酸素析出物の対角線長を $L$  (nm) とし、密度を $D$  (個/ $\text{cm}^3$ ) とした場合、

$$L \times D^{0.6} \geq 1.0 \times 10^7$$

の関係が成立することを特徴とする半導体シリコン基板。

【請求項4】 前記対角線長 $L$ が $0.1 \mu\text{m}$ 以下であることを特徴とする請求項3記載の半導体シリコン基板。

【請求項5】 前記計算機シミュレーションがフォッカー-プランク方程式に基づいて行われていることを特徴とする請求項3又は請求項4記載の半導体シリコン基板。

【請求項6】 熱処理条件を入力し、計算機シミュレーションから求めた酸素析出物の対角線長を $L$  (nm) とし、密度を $D$  (個/ $\text{cm}^3$ ) とした場合、

$$L \times D^{0.6} \geq 1.0 \times 10^7$$

の関係が成立するように熱処理を施す工程を含むことを特徴とする半導体シリコン基板の製造方法。

【請求項7】 前記対角線長 $L$ が $0.1 \mu\text{m}$ 以下であることを特徴とする請求項6記載の半導体シリコン基板の製造方法。

【請求項8】 前記計算機シミュレーションをフォッカー-プランク方程式に基づいて行うことを特徴とする請求項6又は請求項7記載の半導体シリコン基板の製造方法。

【請求項9】 実験的にゲッタリング能が良好となる熱処理条件を求めておき、他方、該熱処理条件から計算機シミュレーションによるゲッタリング能が良好となる酸素析出物のサイズと密度との適性範囲を求めておき、以後はこの適性範囲内に計算機シミュレーションから求めた酸素析出物のサイズと密度が収まるようにゲッタリング能付与のための熱処理を施す工程を含むことを特徴とする半導体シリコン基板の製造方法。

【請求項10】 前記計算機シミュレーションをフォッカー-プランク方程式に基づいて行うことを特徴とする請求項9記載の半導体シリコン基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体シリコン基板におけるIG能の評価方法、半導体シリコン基板及びその製造方法に関し、より詳細には各種の半導体デバイスの基板として使用される半導体シリコン基板におけるIG能の評価方法、ゲッタリング能に優れた半導体シリコン基板、及びその製造方法に関する。

【0002】

【従来の技術】ULSIデバイスの製造工程では、デバイスの構成に応じた種々のプロセスにおいて種々の熱処理が施される。これらの熱処理工程において、Fe、Ni、Cuに代表される重金属汚染が存在していると、半導体シリコン基板表面近傍に欠陥や電氣的な準位が形成され、デバイスの特性が劣化する。そのため、デバイスの製造工程に入る前に、これら重金属をデバイスの形成領域である半導体シリコン基板表面近傍から取り除いておく必要があり、IG (Intrinsic Gettering) 法や各種のEG (Extrinsic Gettering) 法等が前記重金属のゲッタリング法として採用されている。

【0003】前記半導体シリコン基板のIG能は、酸素析出物の量と相関があることが以前より知られており、従来、選択エッチング後の酸素析出物密度の計測、あるいは熱処理前後における赤外線吸収量の差 ( $\Delta [O_i]$ ) から酸素析出量を測定すること等により前記半導体シリコン基板におけるIG能を評価していた。

【0004】

【発明が解決しようとする課題】しかしながら、近年のデバイスプロセスは、従来の高温プロセスから低温プロセスへと移行してきており、該低温プロセスにおいては酸素析出物の成長が抑制されるため、近年のデバイスプロセスでは、従来の酸素析出物の観察手法で観察が可能な大きいサイズの酸素析出物を高密度で得ることが困難になってきている。

【0005】このため、前記低温プロセスを経た半導体シリコン基板では、従来の酸素析出物の観察手法、例えば、

①選択エッチング後の光学顕微鏡を用いた観察で酸素析出物を観察し、酸素析出物 (欠陥) 密度を測定する方法  
②熱処理前後における赤外線吸収量の差 ( $\Delta [O_i]$ ) から酸素析出物の量を測定する方法

等から推定したIG能と、実際のIG能にあまり強い相関関係が成立しないという事態が生じるようになってきている。

【0006】この理由としては、前記低温プロセスでは、従来の選択エッチング後の光学顕微鏡を用いた観察や、透過型電子顕微鏡 (TEM) を用いた観察では検出が困難な微小な酸素析出物 (欠陥) が多く生成し、これら微小な欠陥が前記実際のIG能には寄与し、かつこの場合の赤外線吸収量の差  $\Delta [O_i]$  は、従来の高温プロセスを経た半導体シリコン基板で現れる値よりもはるかに小さい値を示すことが推定されている。

【0007】以上のような現状から、低温プロセスを経た半導体シリコン基板に関しては、現在のところ、実際のIG能の適当な評価指標がなく、IG能の評価には、  
(1) 実際に半導体シリコン基板をデバイスプロセスに投入してデバイス歩留への影響を調べる

(2) 酸化膜耐圧等の電気特性を測定して評価するしか方法がなかった。

【0008】しかし、これら(1)(2)の方法は、半導体シリコン基板を実際のデバイスプロセスに投入する必要があったり、酸化膜耐圧評価用のMOSデバイスの作製等、多大な時間、工数、費用を要するものであった。このため、短時間、低コストで実際のIG能の評価が可能な方法の開発が課題となっていた。

【0009】

【課題を解決するための手段及びその効果】上記課題を解決するために、本発明に係る半導体シリコン基板におけるIG能の評価方法(1)は、酸素析出物の対角線長をL(nm)とし、密度をD(個/cm<sup>2</sup>)とした場合、

$$L \times D^{0.6} \geq 1.0 \times 10^7$$

の関係が成立するか否かによりIG能を評価することを特徴としている。

【0010】上記半導体シリコン基板におけるIG能の評価方法(1)によれば、前記酸素析出物の対角線長L(nm)と密度D(個/cm<sup>2</sup>)とを、計算機シミュレーションから求めることが可能であり、半導体シリコン基板を実際のデバイスプロセスに投入する必要はなく、また酸化膜耐圧評価用のMOSデバイスを作製する必要もなく、短時間、低コストで実際のIG能の正確な評価が可能となる。

【0011】また、本発明に係る半導体シリコン基板におけるIG能の評価方法(2)は、上記半導体シリコン基板におけるIG能の評価方法(1)において、前記酸素析出物の対角線長L(nm)と密度D(個/cm<sup>2</sup>)とを、熱処理条件を入力してフォッカーブランク方程式を用いた計算機シミュレーションから求め、その上で前記関係が成立するか否かの判断を行うことを特徴としている。

【0012】上記半導体シリコン基板におけるIG能の評価方法(2)によれば、計算機シミュレーションにより正確に前記酸素析出物の対角線長L(nm)と密度D(個/cm<sup>2</sup>)とを求めることができ、実際のIG能の評価を正確に極めて短時間に行うことができる。

【0013】また、本発明に係る半導体シリコン基板(1)は、熱処理条件を入力することにより、計算機シミュレーションから求めた酸素析出物の対角線長をL(nm)とし、密度をD(個/cm<sup>2</sup>)とした場合、 $L \times D^{0.6} \geq 1.0 \times 10^7$

の関係が成立することを特徴としている。

【0014】上記した半導体シリコン基板(1)は実際

のIG能に優れており、従って、デバイス製造を高歩留りで実施することを可能ならしめるものである。

【0015】また、本発明に係る半導体シリコン基板(2)は、上記半導体シリコン基板(1)において、前記対角線長Lが0.1μm以下であることを特徴としている。上記した半導体シリコン基板(2)によれば、従来の選択エッチング後の光学顕微鏡を用いた観察や、透過型電子顕微鏡(TEM)を用いた観察では検出が困難な微小な酸素析出物(欠陥)が多く生成していても、これら微小な欠陥を考慮に入れた実際のIG能に優れた半導体シリコン基板を提供することができる。

【0016】また、本発明に係る半導体シリコン基板(3)は、上記半導体シリコン基板(1)又は(2)において、前記計算機シミュレーションがフォッカーブランク方程式に基づいて行われていることを特徴としている。上記した半導体シリコン基板(3)によれば、前記計算機シミュレーションの精度を上げることができ、実際のIG能に優れた半導体シリコン基板をより確実に提供することができる。

【0017】また、本発明に係る半導体シリコン基板の製造方法(1)は、熱処理条件を入力し、計算機シミュレーションから求めた酸素析出物の対角線長をL(nm)とし、密度をD(個/cm<sup>2</sup>)とした場合、 $L \times D^{0.6} \geq 1.0 \times 10^7$ の関係が成立するように熱処理を施す工程を含むことを特徴としている。

【0018】上記した半導体シリコン基板の製造方法(1)によれば、前記酸素析出物の対角線長L(nm)と密度D(個/cm<sup>2</sup>)とを、計算機シミュレーションから求めるので、IG能の評価のために半導体シリコン基板を実際のデバイスプロセスに投入する必要はなく、また酸化膜耐圧評価用のMOSデバイスを作製する必要もなく、短時間、低コストで実際のIG能に優れた半導体シリコン基板を製造することができる。

【0019】また、本発明に係る半導体シリコン基板の製造方法(2)は、上記半導体シリコン基板の製造方法(1)において、前記対角線長Lが0.1μm以下であることを特徴としている。上記した半導体シリコン基板の製造方法(2)によれば、従来の選択エッチング後の光学顕微鏡を用いた観察や、透過型電子顕微鏡(TEM)を用いた観察では検出が困難な微小な酸素析出物(欠陥)が多く生成していても、これら微小な欠陥をも考慮に入れた実際のIG能に優れた半導体シリコン基板の製造が可能になる。

【0020】また、本発明に係る半導体シリコン基板の製造方法(3)は、上記半導体シリコン基板の製造方法(1)又は(2)において、前記計算機シミュレーションをフォッカーブランク方程式に基づいて行うことを特徴としている。上記した半導体シリコン基板の製造方法(3)によれば、前記計算機シミュレーションの精度を

上げることができ、実際のIG能に優れた半導体シリコン基板をより確実に製造することができる。

【0021】また、本発明に係る半導体シリコン基板の製造方法(4)は、実験的にゲッタリング能が良好となる熱処理条件を求めておき、他方、該熱処理条件から計算機シミュレーションによるゲッタリング能が良好となる酸素析出物のサイズと密度との適性範囲を求めておき、以後はこの適性範囲内に計算機シミュレーションから求めた酸素析出物のサイズと密度が収まるようにゲッタリング能付与のための熱処理を施す工程を含むことを特徴としている。

【0022】上記した半導体シリコン基板の製造方法(4)によれば、実験的にゲッタリング能が良好となる熱処理条件を求めておき、他方、該熱処理条件から計算機シミュレーションによるゲッタリング能が良好となる酸素析出物のサイズと密度との適性範囲を求めておくので、一旦酸素析出物のサイズと密度との適性範囲を求めておけば、以後はこの適性範囲内に計算機シミュレーションから求めた酸素析出物のサイズと密度が収まるようにゲッタリング能付与のための熱処理を施せば、実際のIG能に優れた半導体シリコン基板を確実に製造することができる。従って、短時間、低コストで実際のIG能に優れた半導体シリコン基板を製造することができる。

【0023】また、本発明に係る半導体シリコン基板の製造方法(5)は、上記半導体シリコン基板の製造方法(4)において、前記計算機シミュレーションをフォッカーブランク方程式に基づいて行うことを特徴としている。上記した半導体シリコン基板の製造方法(5)によれば、前記計算機シミュレーションの精度を上げることができ、実際のIG能に優れた半導体シリコン基板をより確実に製造することができる。

【0024】

【発明の実施の形態】以下、本発明に係る半導体シリコン基板におけるIG能の評価方法、半導体シリコン基板及びその製造方法の実施の形態を説明する。本発明者らが見出した、従来は観察が不可能であった微小酸素析出物をも考慮に入れたIG能の評価方法では、詳細を後述するフォッカーブランク方程式を用いた計算機シミュレーションにより(M. Schrems et al., Semiconductor Silicon 1990, p144)、熱処理条件と酸素析出物サイズの分布を計算し、この酸素析出物サイズの分布をIG能の管理指標として用いる。

【0025】まず、IG能を有する半導体シリコン基板の熱処理条件を実験的に求める。そのために所定の特徴、例えば比抵抗 $\rho$ 、酸素濃度[O]を有するサンプル半導体シリコン基板に、IG能を明らかにするために、重金属による汚染処理を施し、その後、種々の温度、時間での熱処理を施し、例えばWright E t c h 5 m i n 後における、半導体シリコン基板表面及び

断面の観察を行う。

【0026】この時、半導体シリコン基板に十分なIG能があれば、半導体シリコン基板表面で重金属シリサイドのShallow Pits (SP)は観察されない。

【0027】次に各温度、各熱処理時間における酸素析出物の密度Dと対角線長Lを計算機シミュレーションにより求める。

【0028】以上の結果から、IG能に優れた半導体シリコン基板における板状酸素析出物の対角線長L(nm)と密度D(個/cm<sup>2</sup>)との関係を求める。

【0029】また、この関係は半導体シリコン基板の種類によらないか否かを判断するために、種々の異なる品種の半導体シリコン基板を用いて同様の実験および計算機シミュレーションを行う。

【0030】品種の異なる半導体シリコン基板としては、例えばp/p-エピタキシャル半導体シリコン基板、炭素をドーブしたp/p-エピタキシャル半導体シリコン基板、窒素をドーブしたp/p-エピタキシャル半導体シリコン基板、ボロンをドーブしたp/p+エピタキシャル半導体シリコン基板等を挙げることができる。

【0031】本発明者らは上記実験、および計算機を用いたシミュレーションの結果から、板状酸素析出物の対角線長をL(nm)とし、密度をD(個/cm<sup>2</sup>)とした場合、

$$L \times D^{0.6} \geq 1.0 \times 10^7$$

の関係が成立するように熱処理を施すと、得られる半導体シリコン基板の実際のIG能が良好であることを見出した。

【0032】本実施の形態で用いた計算機を用いたシミュレーションはSchremsらにより開発されたものであり(M. Schrems et al., Semiconductor Silicon 1990, p 144)、以下にその概略を述べる。

【0033】シリコン単結晶中における酸素析出挙動を酸素析出物半径rと熱処理時間tを関数とするサイズ分布関数f(r, t)を用いて表し、f(r, t)の時間変化を下記のフォッカーブランク方程式を解くことで求める。

【0034】

【数1】

$$\frac{\partial}{\partial t} f(r, t) = - \frac{\partial}{\partial r} J(r, t).$$

【0035】

【数2】

$$J = -B(r, t) \frac{\partial f}{\partial r} + A(r, t) f.$$

【0036】ここで数2式中のA(r, t)とB(r, t)とは次の関係を満たす。

【0037】

【数3】

$$B(r, t) = \frac{-kT}{\partial \Delta G / \partial r} A(r, t) f.$$

【0038】数3式において、 $k$ はボルツマン定数を、 $T$ は絶対温度を、また、 $\Delta G = \Delta G(r, t)$ は半径 $r$ の酸素析出物形成に伴うGibbsの自由エネルギー変化量をそれぞれあらわしている。

【0039】そして、任意の熱処理後の $f(r, t)$ が\*

$$L(nm) = 10^7 \times \left( \frac{8}{\beta} \right)^{\frac{1}{3}} \frac{\int r f(r, t) dr}{D (/cm^3)}$$

【0042】ここで $\beta$ は板状酸素析出物のアスペクト比（板状酸素析出物の厚さ／対角線長）であり、0.01程度の値をとる。

【0043】次に、実施の形態に係る半導体シリコン基板におけるIG能の評価アルゴリズムを図1に示したフローチャートに基づいて説明する。まず、結晶育成時の酸素析出物の挙動を計算する。ステップS1において、入力データとして①初期酸素濃度、②結晶引上速度、③炉内温度分布、④結晶部位を与えると、ステップS2において、育成後（すなわちas-grown状態）の①酸素析出物密度と、②平均酸素析出物サイズを得ることができる。

【0044】次に、ステップS3において、デバイスプロセス前に、通常、半導体シリコン基板メーカで実施される熱処理の条件のうち、①熱処理温度と、②熱処理時間を入力データとして与える。ここには、ドナキラー処理、エピタキシャル半導体シリコン基板ならばエピタキシャル成長処理、DZ-IG処理などが含まれる。すると、ステップS4において、前記熱処理後における①酸素析出物密度と②平均酸素析出物サイズを得ることができる。

【0045】次に、ステップS5において、デバイスプロセスの各ステップにおける①熱処理温度と、②熱処理時間を入力データとして与える。その結果、ステップS6において、任意のステップ後における①板状酸素析出物の対角線長 $L(nm)$ と、②密度 $D(個/cm^3)$ を出力データとして得ることができる。最後に、ステップS7において、この対角線長 $L$ と密度 $D$ が上記関係式を満たすか否かで得られた半導体シリコン基板のIG能の有無を判断する。なお、半導体シリコン基板におけるIG能の本評価方法は、一旦酸素析出物のサイズと密度との適性範囲を求めておけば、パソコンで行っても15分程度で終わることができ、かつ実験も不要である。

【0046】本発明者らはこの方法で、実際の実験、および熱処理条件から計算した、対角線長 $L$ 、密度 $D$ と、IG能の関係について検討した結果、板状酸素析出物の対角線長を $L(nm)$ とし、密度を $D(個/cm^3)$ とした場合、 $L \times D^{0.6} \geq 1.0 \times 10^7$

\*ら、酸素析出物の密度 $D(個/cm^3)$ 、及び板状酸素析出物の対角線長 $L(nm)$ を次式を用いて計算する。

【0040】

【数4】

$$D (/cm^3) = \int f(r, t) dr$$

【0041】

【数5】

の関係を満たしている半導体シリコン基板の場合、実際のIG能が良好であることを上記したように見出した。

【0047】この関係は、以下の新規な知見を意味している。

(1) 酸素析出物が、選択エッチング後、光学顕微鏡で観察できない程小さいサイズのものであっても、酸素析出物密度が大きければ十分なIG能を有する場合があり得る。

(2) 板状酸素析出物の対角線長 $L$ が小さいほど、上記関係式をみたすために必要な酸素析出量 $(L^3 \times D)$ に比例)は小さくなる。このため、酸素析出物の大きさが光学顕微鏡での検出限界以下となる領域（対角線長 $L$ が $0.1\mu m$ 以下）では、従来の評価指標のひとつである、赤外線吸収量の差 $\Delta[O_i]$ を赤外線吸収によって測定しても、この赤外線吸収量の差 $\Delta[O_i]$ はIG能の指標とはなり得ない。

【0048】このため、板状酸素析出物のサイズが前記光学顕微鏡での検出限界以下となる領域では、本実施の形態に係る方法を採用しない限り、半導体シリコン基板におけるIG能を、実際に半導体シリコン基板をデバイスプロセスに投入してデバイス歩留への影響を調べるか、あるいは酸化膜耐圧等の電気特性を測定して評価する等を行うことなく、予測することは不可能である。

【0049】また本実施の形態に係る方法は、赤外線吸収が強すぎて、赤外線吸収の測定により赤外線吸収量の差 $\Delta[O_i]$ を測定する方法を適用することができなかった、 $P^+$ 、 $P^{++}$ 、 $N^+$ 、 $N^{++}$ 等の低抵抗半導体シリコン基板に対しても適用することができ、これら低抵抗半導体シリコン基板に関するIG能を簡易に予測することを可能にした。

【0050】本実施の形態に係る方法を用いることにより、一旦IG能を有する酸素析出物のサイズと密度との適性範囲を求めておけば、以後は実験を行うことなく、計算機シミュレーションを実行するのみで熱処理によるIG能の変化が予測可能となる。これにより、比較的容易に、IG能付与のための、熱処理の条件の最適化を図ることが可能となる。また、本実施の形態に係る方法では、一旦IG能を有する酸素析出物のサイズと密度との

適性範囲を求めておけば、以後は実験が不要であり、テストのための半導体シリコン基板や評価工数の大幅な削減が可能であり、優れたIG能を有する半導体シリコン基板の製造コストの大幅な削減が可能となる。

【0051】

【実施例及び比較例】6インチ径、p型(100)CZ-Si基板、比抵抗 $\rho=4.5\sim6.0\Omega\cdot\text{cm}$ 、酸素濃度 $[\text{O}i]=16.0\sim16.5\times10^{17}\text{atoms}/\text{cm}^3$ (old ASTM)であるサンプル半導体シリコン基板に、IG能を明らかにするために、Ni、 $1\times10^{12}\text{atoms}/\text{cm}^2$ の濃度での汚染処理を施した。その後、800℃で2、4、8、16時間、900℃で1、2、4、8時間、950℃で1、2、4、8時間、1000℃で1、4、8、16時間の熱処理を施し、Wright Etch 5min後における、半導体シリコン基板表面及び断面の観察を行った。

【0052】図2に、半導体シリコン基板表面での各熱処理温度と時間におけるNiシリサイドのShallow Pits (SP)の密度を示す。800℃では、2時間ではSPが観察されたが、4時間では観察されなかった900℃では、1時間ではSPが観察されたが、2時間では観察されなかった950℃では、2時間ではSPが観察されたが、4時間では観察されなかった1000℃では、4時間ではまだSPが観察されたが、8時間では観察されなかった。また、半導体シリコン基板断面における酸素析出物のエッチピットの光学顕微鏡による観察では、1000℃×10hrのサンプルを除き酸素析出物密度はすべて、検出限界以下であった。

【0053】800、900、950℃の各温度、各時間の熱処理を施したものに、さらに1000℃で16時間の追加の熱処理を施し、酸素析出物を顕在化させてその密度Dを測定した。その結果、800℃で約 $5\times10^9\text{cm}^{-2}$ 、900℃で約 $6\times10^8\text{cm}^{-2}$ 、950℃で約 $5\times10^7\text{cm}^{-2}$ 、1000℃では約 $1\times10^6\text{cm}^{-2}$ であることがわかった。

【0054】これら800℃、900℃、950℃、1000℃での各熱処理時間における板状酸素析出物の対角線長Lをフォッカーブランク方程式を用いた計算機シミュレーションで求めた結果を図3に示す。SPが観察されなくなった時の板状酸素析出物の対角線長Lは、800℃、4時間で $L=30\text{nm}$ 、900℃、2時間で $L=80\text{nm}$ 、950℃、4時間で $L=200\text{nm}$ 、1000℃、8時間で $L=450\text{nm}$ となった。

【0055】以上の結果から、図4に示すようにIG能に優れた半導体シリコン基板における板状酸素析出物の対角線長L(nm)と密度D(個/ $\text{cm}^2$ )との関係

$$L\times D^{0.6}\geq 1.0\times10^7$$

と決定することができた。

【0056】また、この関係は半導体シリコン基板の種

類によらないことを以下に示す。種々の品種の半導体シリコン基板として、①p/p-エピタキシャル半導体シリコン基板、②炭素を $1\times10^{16}/\text{cm}^3$ 以上ドーブしたp/p-エピタキシャル半導体シリコン基板、③窒素を $1\times10^{13}/\text{cm}^3$ 以上ドーブしたp/p-エピタキシャル半導体シリコン基板、④ボロンをドーブした比抵抗が $20\text{m}\Omega\text{cm}\sim500\text{m}\Omega\text{cm}$ のp/p+エピタキシャル半導体シリコン基板、⑤ボロンをドーブした比抵抗が $1\text{m}\Omega\text{cm}\sim20\text{m}\Omega\text{cm}$ のp/p+エピタキシャル半導体シリコン基板を用意した。これら半導体シリコン基板にNi、 $1\times10^{12}\text{atoms}/\text{cm}^2$ の濃度での汚染処理を施した後、数種類の熱処理を施し、SPの発生状況を調査した。

【0057】さらに、酸素析出物の密度Dと対角線長Lをフォッカーブランク方程式を用いた計算機シミュレーションにより求めた。これらの結果を図5に示す。図5中に実線で示した線は、図4で求めたIG能に優れた半導体シリコン基板における酸素析出物の対角線長Lと密度Dとの関係を示している。この図5から、対角線長Lと密度Dとの関係は半導体シリコン基板の種類によらず、すべての半導体シリコン基板に適用可能であることが明らかになった。

【0058】上記した実施例に係る半導体シリコン基板におけるIG能の評価方法では、酸化膜耐圧評価用のMOSデバイス作製の必要がなく、従来の酸化膜耐圧等の電気特性を測定して評価する評価方法よりも、はるかに短時間で実施することができる。また、一旦IG能を有する酸素析出物のサイズと密度との適性範囲を求めておけば、以後の評価の際には実験も不要であることから、テスト用の半導体シリコン基板代等の費用も掛からなくなり、IG能評価に要するコストの大幅な削減が可能となる。

【0059】また、本評価方法を適用することにより、デバイスプロセスに入る前にIG能を有するか否かの予測が可能であるため、IG能に優れた半導体シリコン基板の作製も容易になり、また、デバイスプロセスに入る前にIG能を有するか否かの予測が可能であるため、デバイス製造をさらに高歩留りで実施することも可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る半導体シリコン基板におけるIG能評価のアルゴリズムを示すフローチャートである。

【図2】実施例に係る半導体シリコン基板表面での各熱処理温度と時間におけるNiシリサイドのShallow Pits (SP)の密度を示すグラフである。

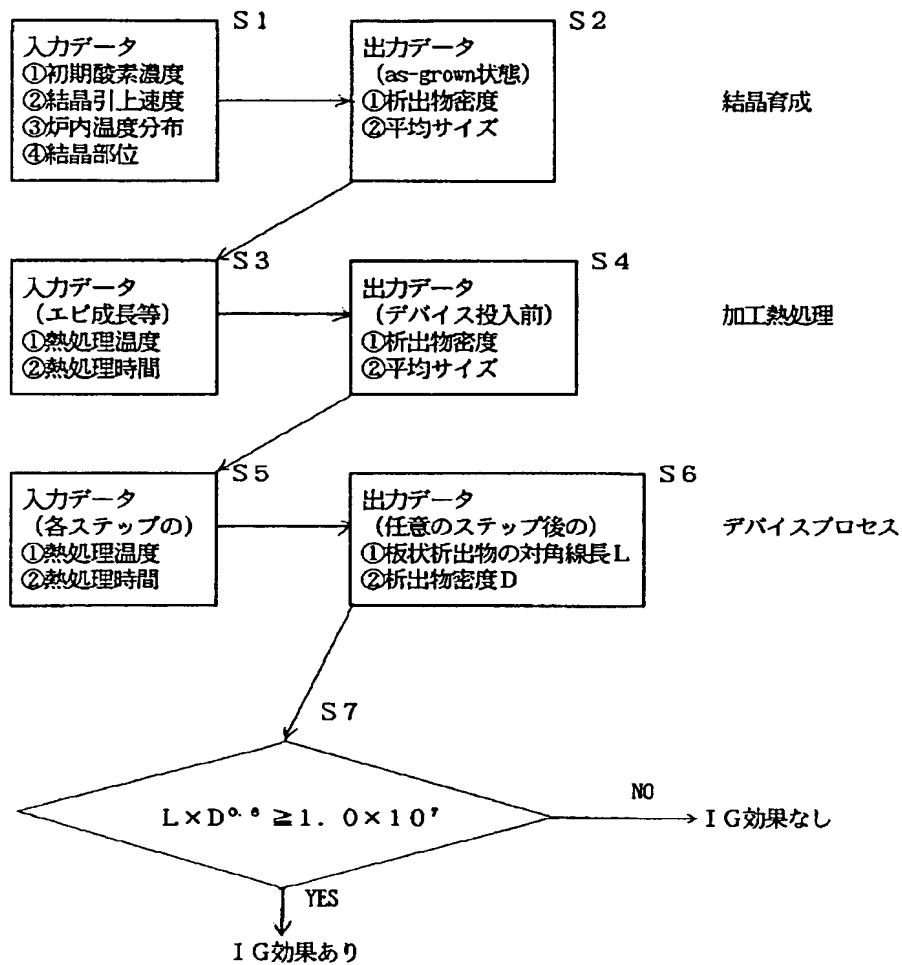
【図3】実施例に係る800℃、900℃、950℃、1000℃での各熱処理時間における板状酸素析出物の対角線長Lをフォッカーブランク方程式を用いた計算機シミュレーションで求めた結果を示すグラフである。

【図4】実施例に係るIG能と板状酸素析出物の対角線長L (nm)と密度D (個/cm<sup>3</sup>)との関係を示すグラフである。

【図5】実施例に係る種々の半導体シリコン基板について\*

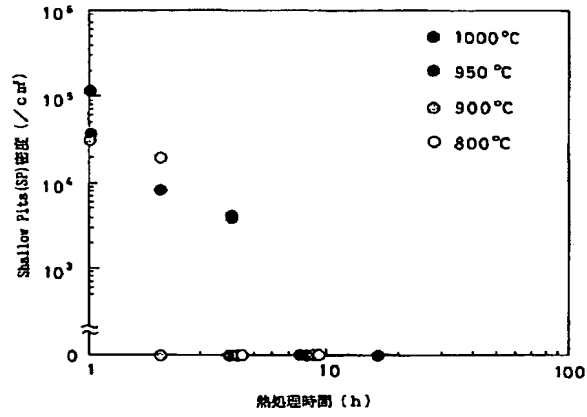
\*てSP密度を実験的に測定し、IG能を評価するために酸素析出物の密度Dと対角線長Lをフォッカーブランク方程式を用いた計算機シミュレーションにより求めた結果を示すグラフである。

【図1】

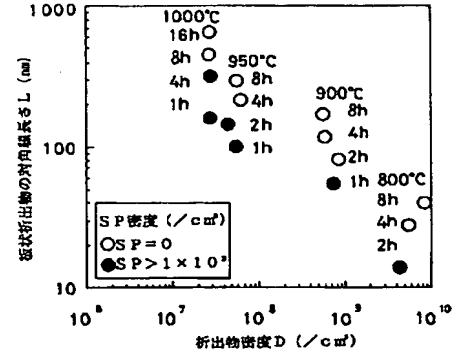




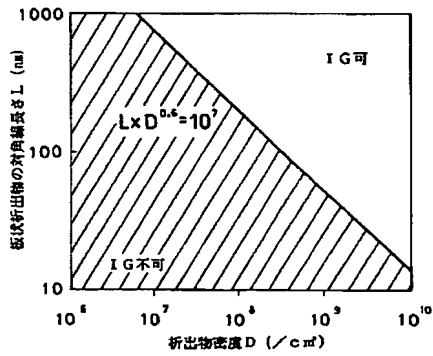
【図2】



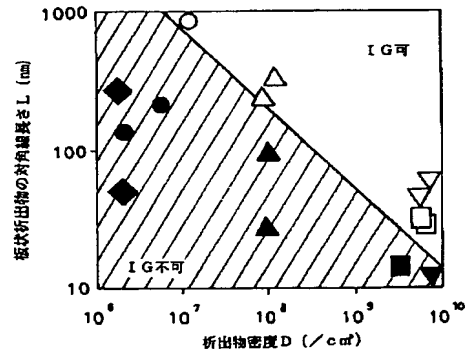
【図3】



【図4】



【図5】



SP=0 (IGあり) SP>1×10⁴ (IGなし)

- |                      |   |   |
|----------------------|---|---|
| ①p/p⁺                | ○ | ● |
| ②皮素ドーパ/p⁺            | □ | ■ |
| ③窒素ドーパ/p⁺            | △ | ▲ |
| ④p/p⁺ (20-500 mΩ cm) | ◇ | ◆ |
| ⑤p/p⁺ (1-20 mΩ cm)   | ▽ | ▼ |